

PCB 设计布线规则 (FOR ICT)

前言

今日电子产品愈轻薄短小, PCB 之设计布线也愈趋复杂困难。除需兼顾功能性与安全性外, 更需可生产及可测试。兹就可测性之需求提供规则供设计布线工程师参考, 如能注意之, 将可为贵公司省下可观之治具制作费用并增进测试之可靠性与治具之使用寿命, 提升可测率。

可取用之规则

1. 每一铜箔不论形状如, 至少需要一个可测试点。
2. 被测点优先级: A.测垫(Testpad) B.零件脚(Component Lead) C.贯穿孔(Via)
3. 被测点的 Pad 及 Via 不应有防焊漆(Solder Mask), 铜箔露铜部份(测试 PAD、VIA), 最好吃锡。。
4. 以能做成单面测试治具为考虑重点, 因此最好将被测点放在同一面(底面 BOTTOM); TOP 面 SMD 走线可有 1 through hole 贯穿至 dip 面, 以便充当为测试点, 由 dip 面进行测试。若无法做成单面, 则以双面治具方式制作, 但治具制作成本会增加。
5. 两被测点或被测点与预钻孔之中心距最小不得小于 0.050"(1.27mm)。以大于 0.100"(2.54mm)为佳, 其次是 0.075"(1.905mm)。
6. 被测点应离其附近零件(位于同一面者)至少 0.100", 如为高于 3m/m 零件, 则应至少间距 0.120", 如果为高脚零件, 则被测点与零件距离应更远, 防止零件歪倒掩盖被测点。
7. 被测点应平均分布于 PCB 表面, 避免局部密度过高。
8. 被测点直径最好能不小于 0.035"(0.9mm)且越大越好, 如在 TOP SIDE, 则最好不小于 0.040"(1.00mm), 形状以正方形较佳(可测面积较圆形增加 21%)。小于 0.030"之被测点治具需额外加工, 以导正目标。
9. 被测点应离板边或折边至少 0.100"。
10. PCB 厚度至少要 0.062"(1.35mm), 厚度少于此值之 PCB 容易板弯, 治具需特殊处理。
11. 定位孔(Tooling Hole)直径最好大于 0.125"(3.175mm)。其公差应在 "+0.002"/-0.001"。其位置应在 PCB 之对角, 且孔内不能沾锡。
12. 被测点至定位孔位置公差应为 +/-0.002"。
13. 避免将被测点置于 SMT 零件上, 非但可测面积太小, 不可靠, 而且容易伤害零件。
14. 避免使用过长零件脚(大于 0.170"(4.3mm))或过大的孔径(大于 1.5mm)为被测点, 需特殊处理。
15. 空脚在可允许的范围内, 应考虑可测试性, 无测试点时, 则须拉点。
16. Back Up Battery 最好有 Jumper, 于 ICT 测试时, 能有效隔离电路。

治具制作准备资料

1. Layout CAD File(Gerber file): 例如: PROTEL-->* .pcb PADS--> *.asc
2. PCB 空板一片(请注意版本及连片问题)
3. 待测实体板一片
4. BOM
5. 电路图